

* NOTICES *

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The etching process which leaves a semiconductor chip loading field and the external electrode terminal formation field arranged around the chip loading field concerned on one side of a conductive plate, and forms a thin-walled part in the perimeter, The bonding process which makes it flow through the process which carries a semiconductor chip on said semiconductor chip loading field, and said semiconductor chip and said external electrode terminal formation field electrically, the resin seal process which connotes a semiconductor chip and an external electrode terminal in the semiconductor chip loading side side of said conductive plate, and the process which carries out grinding removal of the part for the thin-walled part equivalent thickness of the conductive plate concerned from the non-etching field side of said conductive plate -- since -- the manufacture approach of the semiconductor device characterized by becoming.

[Claim 2]

* NOTICES *

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the manufacture approach of the semiconductor device which carries a semiconductor chip and is formed by carrying out a resin seal, the conductive plate for semiconductor devices which uses for this approach, and a semiconductor device.

[0002]

[Description of the Prior Art] There is structure shown in drawing 27 as an example of the conventional semiconductor device. On the conductive plate 50 for semiconductor devices (it considers as a leadframe hereafter.), adhesives 520 are used for this technique, it installs a semiconductor chip 510, and connects a leadframe 50 for a semiconductor chip 510 using the

conductive wire 530. Subsequently, the perimeter of a chip is closed by resin 540 using the technique called a transfer mold, and a semiconductor device 500 is manufactured by bending leadframe 50 part projected from the side edge side of resin 540 in the shape of a crank.

[0003]

[Problem(s) to be Solved by the Invention] However, such a semiconductor device has the following technical problems.

[0004] That is, in order to use a transfer mold technique, the metal mold and the driving gear for bending the metal mold, its driving gear, and leadframe for mold are required, and need very big plant-and-equipment investment. Moreover, in order to bend a leadframe 50 for every semiconductor device, many man days start and a semiconductor device becomes expensive. Moreover, when the leadframe 50 has projected from resin 540, a semiconductor device becomes large, when mounted, a big area is needed on a substrate, and the miniaturization as a product is difficult.

[0005] This invention solves the technical problem of such a conventional technique, and the place made into that purpose is located in the place which offers the manufacture approach of the semiconductor device it enabled it to make into small and a thin shape sharply as compared with the former, small [which was manufactured by this] and a thin semiconductor device, and the conductive plate used for manufacturing this semiconductor device in a list.

[0006]

[Means for Solving the Problem] In order to attain the above-mentioned purpose, the manufacture approach of the semiconductor device concerning this invention The etching process which leaves a semiconductor chip loading field and the external electrode terminal formation field arranged around the chip loading field concerned on one side of a conductive plate, and forms a thin-walled part in the perimeter, The bonding process which makes it flow through the process which carries a semiconductor chip on said semiconductor chip loading field, and said semiconductor chip and said external electrode terminal formation field electrically, the resin seal process which connotes a semiconductor chip and an external electrode terminal in the semiconductor chip loading side side of said conductive plate, and the process which carries out grinding removal of the part for the thin-walled part equivalent thickness of the conductive plate concerned from the non-etching field side of said conductive plate -- since -- it constituted.

[0007] It leaves the external electrode terminal formation field arranged by taking such an approach around the semiconductor chip loading field used as a heavy-gage part, and the chip loading field concerned, and the conductive plate which formed these boundary regions as a thin-walled part by half etching is used. A semiconductor chip is carried in the heavy-gage part front face as a chip loading field of this conductive plate, and the front face of an external electrode terminal formation field and the pad (for example, for I/O) of a semiconductor chip which have been arranged around that conductive plate heavy-gage part projection part are connected with a conductive wire etc. It is wirebonding. Grinding etc. removes said conductive plate thin-walled part from the field by which closes in a semiconductor chip and an external electrode terminal, and a list with the resin which connotes a conductive wire etc., and a resin seal is not carried out after that to them in the semiconductor chip loading side side of a conductive plate.

Consequently, since the rear face of the external electrode terminal of a conductive plate exposes a grinding side side respectively independently, the semiconductor device which made the part the input/output terminal can be obtained, and a small thin semiconductor device can be offered with a simple facility. Moreover, according to the manufacture approach of a semiconductor

device according to claim 1, it is possible to manufacture a semiconductor device without the input/output terminal projected from the resin side edge side.

[0008] Moreover, the manufacture approach of the semiconductor device concerning the 2nd configuration The etching process which leaves the external electrode terminal formation field arranged around a semiconductor chip loading field on one side of a conductive plate, and forms a thin-walled part in the perimeter, The process which carries a semiconductor chip on the semiconductor chip loading field as said thin-walled part, The bonding process which makes it flow through said semiconductor chip and said external electrode terminal formation field electrically, the resin seal process which connotes a semiconductor chip and an external electrode terminal in the semiconductor chip loading side side of said conductive plate, and the process which carries out grinding removal of the part for the thin-walled part equivalent thickness of the conductive plate concerned from the non-etching field side of said conductive plate -- since -- it constituted.

[0009] With such a configuration, the front face except an external electrode terminal formation field etches a conductive plate, and a chip loading field is formed at thin meat between the external electrode terminal formation fields formed of etching. By carrying out adhesion installation, the top face of an external electrode terminal formation field and the front face of a semiconductor chip become almost the same to this field, the resin seal of the chip is carried out after wirebonding, and it removes by cutting or grinding more than the thin-walled part equivalent thickness of a conductive plate to extent which makes thin especially the silicon substrate thickness part of a semiconductor chip from the non-etching field side which is the external exposure side of a conductive plate further. Thereby, a thin form semiconductor device can be manufactured. That is, since a part for the thickness of the loading field part of a semiconductor chip can be removed further, the semiconductor device of a thin form can be obtained more. While it is possible to manufacture a small semiconductor device without the input/output terminal projected especially from resin, it is more possible than a semiconductor device according to claim 1 to manufacture a small (thin shape) semiconductor device further with the same process.

[0010] Furthermore, after this invention sets the field of two or more semiconductor device components as the conductive tabular of one sheet and performs said each process to the semiconductor device component of two or more of these fields, it can also be considered as a configuration including each process which carries out fragmentation processing per semiconductor device component.

[0011] Moreover, in the above-mentioned manufacture approach, it is desirable to perform etching which forms a thin-walled part in a conductive plate as isotropic etching. Since it is isotropic etching, an etching field will be in the condition that it was able to scoop out, so that it went to the back. Therefore, the non-etching field in the condition of having set up from the thin-walled part pushes out as it results in a front-face side, and it will be in an overhanging condition. For this reason, although a resin seal is performed at a back process, in order that the equivalent diameter by the side of the embedding into resin may become large and this may act as support, even if it carries out grinding removal of the thin-walled part and is left behind as an island, escaping from and coming out of resin is prevented.

[0012] As the manufacture approach of other semiconductor devices, it is the manufacture approach of the semiconductor device mentioned above, and the closure resin process cut in the thickness direction in the field except the field used at said bonding process in an external electrode terminal formation field can be included.

[0013] By considering as such a configuration, a right-angle side external L character-like electrode terminal is formed ranging over the 2nd page of the rectangular cross of the corner border part of the semiconductor device with which the appearance serves as a rectangular parallelepiped configuration. On the occasion of pewter mounting to a substrate, a pewter fillet is formed greatly by this, and mounting immobilization is strengthened. Moreover, mounting in the condition of having made it setting up without mounting a semiconductor device in a substrate superficially is attained. Since the component-side product to a substrate becomes small, efficient packaging density is obtained.

[0014] Moreover, it is the manufacture approach of the semiconductor device mentioned above, and grinding of a part of semiconductor chip rear-face side can be carried out exceeding the thin-walled part equivalent thickness of a conductive plate at said process which carries out grinding removal.

[0015] By doing in this way, a further thin semiconductor device can be offered compared with the above-mentioned approach. And since the rear-face side in which the circuit of a semiconductor chip is not formed removes, the circuit itself is not affected.

[0016] Moreover, it is the manufacture approach of said semiconductor device, and is characterized by coming further to have the process which performs conductive plating to the exposure of a part used as said external terminal after the process which removes the thin-walled part of said conductive plate.

[0017] By doing in this way, the wettability of the solder at the time of protection (for example, prevent oxidation of an exposure) of an exposure and mounting to the mounting substrate of a semiconductor device can be raised.

[0018] Moreover, in the approach of manufacturing two or more semiconductor device components to coincidence, after performing said each process to said semiconductor device component, it can consider as a configuration including the process cut in the thickness direction of said conductive plate per semiconductor device component outside the land used as said external electrode terminal.

[0019] It is the approach two or more semiconductor devices can manufacture from one conductive plate, and are excellent in taking such a configuration at mass-production nature. That is, since processes, such as a resin seal and grinding, can be performed by one activity to the component of two or more semiconductor devices, the processing number increases and the man day per semiconductor device is reduced.

[0020] On the other hand, as a conductive plate for semiconductor devices used for this invention, to monotonous one side which consists of a conductive ingredient, it leaves the external electrode terminal formation field arranged around a semiconductor chip loading field at least, etching removal of the surface layer of the field of the complementary is carried out, and it considers as a thin-walled part, and is characterized by a bridge being constructed over said both external electrode terminal formation fields by the thin-walled part concerned in the formation field of a semiconductor device component.

[0021] Furthermore, it leaves the external electrode terminal formation field arranged around a semiconductor chip loading field and the chip loading field concerned to monotonous one side which consists of a conductive ingredient in the formation field of a semiconductor device component, and etching removal of the surface layer of the field of the complementary is carried out, it considers as a thin-walled part, and that by which the bridge was constructed over said external electrode terminal formation field arranged by the thin-walled part concerned around said semiconductor chip loading field and the chip loading field concerned is used. The external

electrode terminal embedded in the support operation escaping from closure resin, and coming out is lost. Moreover, since the curvature side given to the field which is in contact with closure resin exists, this falls out and a stop operation is made. These are realizable by performing etching processing of a conductive plate performed in order to form an external electrode terminal by isotropic etching.

[0022] Said conductive plate for semiconductor devices is characterized by the thing which are characterized by preparing two or more semiconductor device components which are these conductive plates for semiconductor devices, and consist of said external electrode terminal formation field and thin-walled part in the plate of one sheet and which is consisted of a copper system ingredient again. When high heat dissipation nature is taken into consideration, it is desirable to use a copper system ingredient. Moreover, when the difference of coefficient of thermal expansion with a semiconductor chip is taken into consideration, an iron-nickel system alloy may be used. Furthermore, as for the etching process which forms said thin-walled part, it is desirable to carry out by isotropic etching.

[0023] While each is formed in a front face independently around the semiconductor chip which has an electrode, and said semiconductor chip, the semiconductor device concerning this invention The external electrode terminal connected so that a flow might be electrically achieved with said electrode of said semiconductor chip, It has closure resin prepared so that the whole surface except the field of the same side might be covered with said semiconductor chip rear face of said external electrode terminal in the whole surface list except the rear face of said semiconductor chip. It is characterized by setting up so that the exposure from the installation section of said semiconductor chip or the closure resin of the semiconductor chip itself and the exposure from the closure resin of said external electrode terminal may be located on the same flat surface. In addition, in this configuration, although it is when the external electrode terminal is formed in the perimeter of a semiconductor chip independently, it means that a semiconductor chip and each other external electrode terminals separate a predetermined distance, and this is arranged at island shape.

[0024] With this configuration, in a product gestalt, an external electrode terminal cannot be projected from a closure resin side, but can make mounting height small.

[0025] Moreover, in each above-mentioned semiconductor device, it is characterized by forming the conductive plating layer in the field of the same side as said semiconductor chip rear face of said external electrode terminal area.

[0026] Protection of the exposure of an external terminal area will be made by doing in this way.

[0027] Moreover, in said semiconductor device, an external electrode terminal area is characterized by being formed corresponding to all the sides of said semiconductor chip. If it does in this way, high integration of a semiconductor device will be attained.

[0028] Or in said semiconductor device, it is characterized by coming alternately to form the external terminal area which adjoins each other while two or more trains formation of the external electrode terminal area is carried out in the location corresponding to one side of said semiconductor chip. If it does in this way, the distance between the external terminals which high integration was attained upwards and adjoin each other can be acquired as compared with the case where it arranges in one train, and connection dependability with a mounting substrate can fully be acquired.

[0029] If a solder ball is attached in the external electrode terminal of a semiconductor device beforehand in one, mounting can carry out very easily.

[0030] Furthermore, this invention can be considered as the configuration made larger than the

equivalent diameter by the side of exposure of the equivalent diameter by the side of the embedding section into the closure resin of the external electrode terminal which bonding is carried out to a semiconductor chip and arranged independently around a chip. The field which is in contact with the closure resin in the external electrode terminal which bonding is carried out to a semiconductor chip and arranged independently around a chip may be constituted so that it may consist of a field which has curvature. Although it became in one with the conductive plate at the beginning and connected with the chip loading field by making a thin-walled part into an accouplement in such a semiconductor device, being embedded in closure resin in a chip periphery as an island which became independent by grinding, only an apical surface is exposed to an outside surface and it becomes an external electrode surface. At this time, the equivalent diameter by the side of the embedding of an embedding electrode is large, and since the equivalent diameter by the side of exposure is small, it is [0031].

[Embodiment of the Invention] Below, the gestalt of concrete operation of the manufacture approach of the semiconductor device concerning this invention, the conductive plate for semiconductor devices, and a semiconductor device is explained with reference to a drawing at a detail.

[0032] Drawing 1 and drawing 2 are the sectional views and bottom views of a semiconductor device concerning the 1st operation gestalt of this invention. Like illustration, the semiconductor device concerning this invention is characterized by coming to carry out exposure formation of said external electrode terminal so that it may become the same flat surface at the closure resin outside-surface section which met [flow / electric] the flat surface of said semiconductor chip in the semiconductor device by which the resin seal was planned and carried out in the electrode and external electrode terminal area of a semiconductor chip. That is, it has a semiconductor chip 110 in the semiconductor device 100 interior concerning the 1st operation gestalt, the closure is carried out with resin 150, and the appearance is formed in the rectangular parallelepiped configuration as a whole. The base of the die attachment height 12 which consists of a copper plate faced in the center of an inferior surface of tongue in the closure resin 150 of a rectangular parallelepiped, and two or more external electrode terminals 13 exposed the terminal side at the bottom along the border of the pair, and it has arranged. These die attachment heights 12 and terminal sides of the external electrode terminal 13, and the base of closure resin 150 are making one flat surface. The semiconductor chip 110 is being fixed to the top face of the die attachment height 12 by adhesives 120. It connects with the top face of the external electrode terminal 13 through the conductive wire 130, and I/O of a semiconductor chip 110 closes a wirebonding side with closure resin 150, and is constituted, and he is trying to output and input it because said external electrode terminal 13 is making it expose to the lower part of a semiconductor device 100.

[0033] The manufacture approach of the semiconductor device 100 concerning such a 1st operation gestalt is explained with reference to the process flow chart of drawing 3. First, the conductive plate 10 for semiconductor devices (it only considers as a conductive plate hereafter.) which consists of a copper plate is prepared as shown in drawing 3 (1). Isotropic etching processing of one side of this conductive plate 10 is carried out, and he leaves the external electrode terminal formation field T adjoined and arranged at the loading field C of a semiconductor chip 110, and this, and is trying to form a thin-walled part 11 in those perimeters, as shown in drawing 3 (2). What is necessary is just to make a thin-walled part 11 into thick one half extent of the conductive plate 10. It is the top view which drawing 4 R> 4 saw the conductive plate 10 from the sectional view, and saw drawing 5 from the upper part, and the 1st

example of the conductive plate of this invention is shown. An etching field expands etching processing as it expands to drawing 4 partially, it was shown and it results in the etching depth direction from a mask side side, since it was isotropic etching, consequently in a non-etching field, in the height direction, the equivalent diameter D by the side of a mask side becomes larger than the equivalent diameter d of a base, and it is formed in an overhanging condition. Since it remains in closure resin by carrying out grinding of the thin-walled part, and removing it so that the external electrode terminal area T may be mentioned later, an embedding side serves as a major diameter and an exposure side serves as a minor diameter. Therefore, a support operation can be demonstrated and an external electrode terminal falling out from closure resin, and coming out of it is prevented.

[0034] A basis is a conductive plate with uniform thickness, the conductive plate 10 uses the chip loading field C and the external electrode terminal formation field T as the land which is a heavy-gage part by performing machining by etching etc. and making a part of [tabular] thickness thin, and the thin-walled part 11 exists in the perimeter. The land of the center used as the heavy-gage part of this conductive plate 10 turns into the die attachment projection formation section 121, a semiconductor chip is carried and the top face of the external electrode formation section 131 which is carrying out contiguity arrangement as another heavy-gage land serves as a part connected with a conductive wire etc. from the I/O section pad of a semiconductor chip. The external electrode formation section 131 is arranged around an unit or plurality, and the die attachment projection formation section 121. The die attachment projection formation section 121 and the external electrode formation section 131 which are each projection are made higher than a thin-walled part 11 so that it may become the independent projection. Moreover, conductive plating etc. may be processed in the part or all the top faces of the die attachment projection formation section 121 and the external electrode formation section 110. This is shown in drawing 3 (3).

[0035] Next, as shown in the sectional view of drawing 3 (4) and drawing 6 , on the die attachment projection formation section 121 of the conductive plate 10, adhesives 120 etc. are used, a semiconductor chip 110 is carried, and the up flat part of the external electrode formation section 131 in the I/O pad and the conductive plate 10 of a semiconductor chip 110 is connected using the conductive wire 130 (refer to drawing 3 (5)). The top view of the semiconductor device which carried out bonding processing is drawing 7 .

[0036] Then, in the field where the projection on the conductive plate 10 exists, as shown in drawing 3 (6) and drawing 8 , it closes by resin 150 so that these all may be covered in the part by which the die attachment projection formation section 121 of a semiconductor chip 110 loading side, the external electrode formation section 131, a semiconductor chip 110, and the conductive wire 130 are arranged. After closing, grinding (or cutting) only of the part of the considerable thickness of a thin-walled part 11 is carried out from the field which the conductive plate 10 has exposed from the field, i.e., non-etching field, side where the resin seal of the conductive plate 10 is not carried out. Grinding in that case is performed until a thin-walled part 11 is lost completely. That is, grinding is carried out to the location shown in the grinding side 160 in drawing 3 (7) and drawing 8 which is the location where the die attachment height 12 and the external polar zone 13 become independent completely electrically.

[0037] The semiconductor device obtained by passing through these processes is the semiconductor device 100 of drawing 1 . The structure of the rear face of the semiconductor device 100 at this time, i.e., the field mounted, is shown in drawing 2 . The die attachment height 12 and the external electrode terminal 13 which were formed in the conductive plate 10 are

exposed to a semiconductor device front face in the condition of having become independent, respectively, and serve as the I/O section of this semiconductor device 100.

[0038] To the exposure of the die attachment height 12 and the exposure of the external electrode terminal 13 which are this exposure, as shown in drawing 3 (8), conductive plating may be performed and improvement in the wettability of antioxidizing of an exposure and the solder at the time of mounting may be taken into consideration.

[0039] Next, the semiconductor device of the 2nd operation gestalt concerning this invention is shown in drawing 9 and drawing 10. This drawing 9 and drawing 10 R> 0 are the sectional view and bottom view of a semiconductor device. the semiconductor device concerning the 2nd operation gestalt be make into the structure where the semiconductor chip and the embed external electrode formation section which be embedded into closure resin have the same thickness (height) mostly , the description be in the point that grinding of the silicon substrate side of an opposite side be carry out by the activity side , and the thinning especially of the semiconductor chip be carry out , and the thickness as a semiconductor device be form small sharply . That is, a semiconductor device 200 has a semiconductor chip 210 in the interior, the closure is carried out with resin 240, and the appearance is formed in the rectangular parallelepiped configuration as a whole. The rear face of a semiconductor chip 210 and the base terminal side of the external electrode formation section 23 are exposed in the center of an inferior surface of tongue in the closure resin 240 of a rectangular parallelepiped. It connects with the top face of the external electrode formation section 23 through the conductive wire 230, and I/O of a semiconductor chip 210 is attained because the external electrode formation section 23 is exposed to the lower part of a semiconductor device 200.

[0040] The production process for acquiring this structure is shown in drawing 11. First, as shown in this drawing (1), the conductive plate 20 for semiconductor devices (it only considers as a conductive plate hereafter.) which consists of a copper plate is prepared. It is the conductive plate in which the conductive plate 20 has thickness with a uniform basis, and the heavy-gage part and the thin-walled part exist by performing machining by etching etc. and making a part of [tabular] thickness thin. Although the 1st operation gestalt leaves the chip loading field C and the external electrode terminal formation field T as a land and is made to carry out etching processing by making other fields into a thin-walled part, the point which made this 2nd operation gestalt the part which carries out en CHINGU of the chip loading field C as a thin-walled part differs from the 1st operation gestalt. That is, the thin-walled part 21 by which etching removal was carried out was formed in that perimeter, and this thin-walled part set between said external electrode terminal formation fields T as the disengageable depth by the grinding by the side of a non-etching field as the conductive plate 20 left as a land the external electrode terminal formation field T arranged around the semiconductor chip loading field C and showed it to drawing 11 (2). The sectional view of the conductive plate 20 in which drawing 12 R> 2 carried out etching processing, and drawing 13 are the top views seen from the upper part.

[0041] The part in which a semiconductor chip is carried is made into the thin-walled part 21 with this conductive plate 20. A semiconductor chip is carried in the location of the die attachment section 22 shown by drawing 12 and drawing 13 (it considers as the die attachment section 22 hereafter.). Moreover, the die attachment section 22 is a part of front face of a thin-walled part 21. The external electrode formation section 231 which is a heavy-gage part projection part serves as a part connected with the conductive wire 230 etc. from the I/O section of a semiconductor chip. The external electrode formation section 23 is arranged around an unit or plurality, and the die attachment section 22. The external electrode formation section 231 is

made thicker than a thin-walled part 21 so that it may become the independent projection. Moreover, conductive plating may be performed to the part or all the top faces of the die attachment section 22 and the external electrode formation section 231 as shown in drawing 11 (3) for improvement in the junction nature in the case of bonding.

[0042] Next, as shown in the sectional view of drawing 11 (4) and drawing 14 , on the die attachment section 22 of the conductive plate 20, adhesives 220 etc. are used, a semiconductor chip 210 is carried, and the up flat part of the external electrode formation section 23 of the conductive plate 20 is connected with the I/O pad of a semiconductor chip 210 using the conductive wire 230 (refer to drawing 11 (5)). The top view of the semiconductor device which carried out bonding processing is drawing 15 .

[0043] Then, it closes by resin 240 so that the die attachment section 22 of the field where the projection on the conductive plate 20 exists as shown in drawing 11 (6) and drawing 16 , i.e., the loading side of a semiconductor chip 210, the external electrode formation sections 23, semiconductor chips 210, and all the conductive wires 230 may be covered. After closing, grinding (or cutting) of the conductive plate 20 is carried out from the field which the conductive plate 20 has exposed from a thin-walled part 21 side, i.e., field by which resin seal is not carried out, i.e., non-etching field, side. Grinding in that case is performed until a thin-walled part 21 is lost completely. That is, the external electrode formation section 23 carries out grinding to the location shown in the grinding side 250 which becomes independent completely electrically. In this case, since the base of a semiconductor chip 210 is located from the top face of the external electrode formation section 23 in a downward location, in case grinding is carried out to the grinding side 250, grinding of a part of inferior surface of tongue of a semiconductor chip 110 will be carried out (refer to drawing 11 (7)).

[0044] The semiconductor device obtained by passing through these processes is the semiconductor device 200 of drawing 9 and drawing 10 . The structure of the rear face of the semiconductor device 200 at this time, i.e., the field mounted, is shown in drawing 10 . The external electrode formation section 23 currently formed in the conductive plate 20 is exposed to a semiconductor device front face in the condition of having become independent, respectively, and turns into the I/O section of this semiconductor device 200. It will be in the condition that the base of the semiconductor chip 210 carried in it and coincidence was exposed.

[0045] Conductive plating may be performed to the external electrode formation section 23 which is this exposure, and improvement in the wettability of antioxidizing of an exposure and the solder at the time of mounting may be taken into consideration.

[0046] Moreover, a conductive plate does not limit carrying one semiconductor chip in one sheet, as shown in drawing 5 or drawing 13 . That is, as shown in drawing 17 , it is also possible to arrange two or more semiconductor device component patterns 33 which consist of a die attachment height or the die attachment formation section 31, and the external electrode formation section 32 on one conductive plate 30 seriate or in the shape of a grid.

[0047] In this case, after carrying out the resin seal of the conductive plate 30 top and performing grinding from a rear face, it is necessary to separate from a cutting plane line 35. However, it is possible to carry out by putting in block the grinding of a resin seal and a rear face etc., and reduction of a large man day is possible.

[0048] Moreover, through the whole, arrangement formation of the external terminal area which adjoins each other while an external electrode terminal area is formed in two or more trains in the location corresponding to one side of a semiconductor chip may be carried out so that it may become alternate. This example of a configuration is shown in the ** type explanatory view of

drawing 18 - drawing 20 . Drawing 18 and drawing 19 are 2 **** poor examples simply about the external electrode terminal 42 along with the side edge section of the die attachment section 41. When the electrode pad and each external electrode terminal 42 of a semiconductor chip adopt the technique of J wirebonding as a part, a flow with a rim section terminal is securable. Moreover, as shown in drawing 20 (1), the bonding of the array of the external electrode terminal 42 can be carried out simply, without using staggered arrangement, then special technique. Furthermore, in this drawing (2), the external electrode terminal 42 is arranged along each side of the perimeter of the die attachment section 41. The package product integrated more highly is obtained in these examples.

[0049] The example which mounted the pewter ball 44 to the external electrode terminal 42 as a modification is shown in drawing 21 . In the semiconductor device of an operation gestalt, an external electrode terminal is formed on the same flat surface as the flat surface of closure resin. For this reason, although terminal adjustment must be aimed at by field doubling on the occasion of mounting by the side of a substrate, since the pewter ball 44 is mounted in the state of a projection, alignment with a substrate terminal becomes easy and can facilitate a mounting activity.

[0050] Next, the manufacture approach of the semiconductor device concerning the 3rd operation gestalt and the appearance of the semiconductor device obtained by this are shown in drawing 22 - drawing 23 . In the semiconductor device with which the resin seal of this operation gestalt was planned and carried out [flow / electric] in the electrode and external electrode terminal area of a semiconductor chip It is for obtaining the semiconductor device of a configuration of having made the shape of L character carry out exposure formation of said external electrode terminal in the corner outside-surface section of closure resin, the manufacture approach of the 1st and 2nd operation gestalt can be used, and the semiconductor device of a gestalt with the high effectiveness on mounting can be obtained by choosing the cutting part of the thickness direction especially.

[0051] The manufacture approach of the semiconductor device concerning this 3rd operation gestalt is explained with reference to drawing 22 . This is for manufacturing two or more semiconductor devices to two or more coincidence, and prepares the conductivity plate 60 made from a copper plate which has the plane area which can form two or more equipment configuration elements. As it leaves the external electrode terminal formation field T arranged around the semiconductor chip loading field C for every equipment configuration element unit as a land to this conductive plate 60 and is shown in drawing 2222 (2) The thin-walled part 61 by which etching removal was carried out is formed in that perimeter, and this thin-walled part 61 sets between said external electrode terminal formation fields T as the disengageable depth by the grinding by the side of a non-etching field, and he is trying to share a land with the external electrode terminal formation section of an adjoining equipment configuration element.

[0052] With this conductive plate 60, the part in which a semiconductor chip 610 is carried is made into a thin-walled part 61, and a semiconductor chip is carried in the location of the die attachment section 62 surrounded in the external electrode terminal formation section 631. Moreover, the die attachment section 62 is a part of front face of a thin-walled part 61. The external electrode terminal formation section 631 which is a heavy-gage part projection part serves as a part connected with the conductive wire 630 etc. from the I/O section of a semiconductor chip. Since he is trying to use with an adjoining equipment configuration element in common while having made it thicker than a thin-walled part 61 so that it may become the independent projection, the external electrode terminal formation section 631 sets up a width

method so that the tooth space which can weld the bonding wire 630 which comes from an adjoining chip, respectively can be secured. Moreover, conductive plating may be performed to the part or all the top faces of the die attachment section 62 and the external electrode formation section 631 as shown in drawing 2222 (3) for improvement in the junction nature in the case of bonding.

[0053] Next, as shown in the sectional view of drawing 22 (4), on the die attachment section 62 of the conductive plate 60, adhesives 620 etc. are used, a semiconductor chip 610 is carried, and the up flat part of the external electrode formation section 631 of the conductive plate 60 is connected with the I/O pad of a semiconductor chip 610 using the conductive wire 630 (refer to drawing 22 (5)).

[0054] Then, it closes by resin 640 so that the die attachment section 62 of the field where the projection on the conductive plate 60 exists as shown in drawing 22 (6), i.e., the loading side of a semiconductor chip 610, the external electrode formation sections 631, semiconductor chips 610, and all the conductive wires 630 may be covered. After closing, grinding (or cutting) of the conductive plate 60 is carried out from the field which the conductive plate 60 has exposed from a thin-walled part 61 side, i.e., field by which resin seal is not carried out, i.e., non-etching field, side. Grinding in that case is performed until a thin-walled part 61 is lost completely. That is, the external electrode terminal 63 carries out grinding to the location shown in the grinding side 650 which becomes independent completely electrically. In this case, since the base of a semiconductor chip 610 is located from the top face of the external electrode formation section 63 in a downward location, in case grinding is carried out to the grinding side 650, grinding of a part of inferior surface of tongue of a semiconductor chip 610 will be carried out (refer to drawing 22 (7)).

[0055] By the way, in this example, since two or more equipment element units are formed in coincidence, the fragmentation line 660 is set up so that the external electrode terminal formation section 631 may be divided for the fragmentation location of the thickness direction for separating these from a center, so that clearly from drawing 22 (7). Thereby, the external electrode terminal 63 of a L character configuration as shown in the corner part of each semiconductor device 600 at drawing 23 is formed. Like illustration, with the operation gestalt, although based also on the etching depth, L typeface external electrode terminal 63 is long at the side edge side side along the long side in the package of a rectangular parallelepiped, and it is set up so that the field exposed to the package rear face may become short.

[0056] The 4th operation gestalt is shown in drawing 24 . This puts aside and arranges the external electrode terminal formation section 731 only in one side, it carries out wirebonding to this, and it is made it to carry out a resin seal to it, and sets the part open circuit which separates between equipment units along the thickness direction as a location which divides the external electrode terminal formation section 731. The process which, of course, removes the thin-walled part of an electric conduction plate is included. The point only for the electrode formation section 731 by which this operation gestalt is arranged in wirebonding at one side of a semiconductor chip 710 differs from the 3rd operation gestalt. Therefore, as the manufactured semiconductor device 700 is shown in drawing 25 , arrangement formation of the external electrode terminal 73 is carried out only at the single-sided side edge of a package. Thus, the manufactured semiconductor device 700 has the advantage which can set up a package, can carry out substrate mounting and can make the component-side product to a substrate small, as shown in drawing 2626 . Moreover, although the same is said of the package shown in drawing 23 , since a corner L type electrode has a large joining area at the time of carrying out pewter welding as shown in

drawing 26 , mounting by which the fillet was certainly formed and was stabilized can be performed.

[0057]

[Effect of the Invention] As explained above, while this invention leaves the part (or semiconductor chip loading field) which is equivalent to the external electrode terminal formation section at least to the electric conduction plate which consists of a copper plate etc. beforehand, etches others into it and forming a thin-walled part Since chip loading, bonding processing, a resin seal of the electrode terminal formation section and a chip, etc. are performed using the left-behind land, the thin-walled part of said electric conduction plate is removed completely after that and it was made to carry out separation arrangement of the external electrode terminal with the chip loading section It can be sharply small, package size of this kind of semiconductor device can be thin-shape-ized, and a small thin semiconductor device can be manufactured with a simple approach and a simple facility.

[Translation done.]

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-195733

(43)Date of publication of application : 21.07.1999

(51)Int.Cl. H01L 23/28
H01L 21/50
H01L 21/56
H01L 21/60

(21)Application number : 10-262124 (71)Applicant : SEIKO EPSON CORP
(22)Date of filing : 16.09.1998 (72)Inventor : NAKAYAMA TOSHIKI

(30)Priority

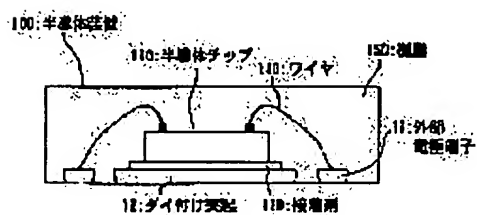
Priority number : 09295485 Priority date : 28.10.1997 Priority country : JP

(54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF, AND CONDUCTIVE BOARD THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a small-sized and thin semiconductor device that can be produced using simple equipment and does not require capital equipment such as a mold and a drive device for conventional transfer mold techniques or a mold and a driving device for bending lead frames.

SOLUTION: A conductive plate is etched and part, except at least external electrode terminals, is made thin. After a chip is mounted and resin-sealed, the thin part of the conductive plate is completely removed by grinding it. A semiconductor device 100 has a semiconductor chip 110 inside and is sealed with a resin 150. A die mounting projected part 12 and external electrode terminals 13 are exposed at the lower part. The semiconductor chip 110 is mounted on the die mounting projected part 12 using an adhesive 120. The



and external electrode terminals 13 are exposed at the lower part. The semiconductor chip 110 is mounted on the die mounting projected part 12 using an adhesive 120. The

I/O terminals of the semiconductor chip 110 are connected to external electrode terminals 13 using conductive wires 130. The external electrode terminals 13 are exposed at the lower part of the semiconductor device 100. Consequently, a small-size semiconductor device with I/O terminals that are not projected from the resin can be manufactured.

LEGAL STATUS

[Date of request for examination] 19.10.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3521758

[Date of registration] 20.02.2004

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-195733

(43) 公開日 平成11年(1999) 7月21日

(51) Int.Cl. ⁹	識別記号	F I	
H 0 1 L 23/28		H 0 1 L 23/28	F
21/50		21/50	B
21/56		21/56	T
21/60	3 0 1	21/60	3 0 1 A

審査請求 未請求 請求項の数20 O L (全 13 頁)

(21) 出願番号 特願平10-262124

(22) 出願日 平成10年(1998) 9月16日

(31) 優先権主張番号 特願平9-295485

(32) 優先日 平 9 (1997) 10月28日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿 2 丁目 4 番 1 号

(72) 発明者 中山 敏紀

山形県酒田市十里塚166番地 3 東北エプ

ソン株式会社内

(74) 代理人 弁理士 鈴木 喜三郎 (外 2 名)

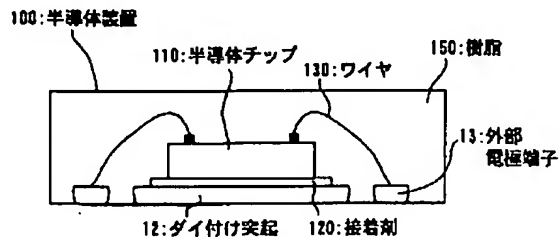
(54) 【発明の名称】 半導体装置の製造方法、半導体装置用導電性板および半導体装置

(57) 【要約】

【課題】小型で薄型の半導体装置を簡便な設備により提供し、従来のようなトランスファーモールド技術のためのモールド用の金型やその駆動装置、あるいはリードフレームを曲げるための金型とその駆動装置等の設備投資を不要にすること。

【解決手段】導電板をエッチングして少なくとも外部電極端子形成部を残してその他を薄肉化する。チップなどの搭載処理をし、樹脂封止した後、導電板の薄肉部を完全に研削などにより除去する。半導体装置 100 は、内部に半導体チップ 110 を持ち、樹脂 150 により封止されている。下部にはダイ付け突起部 12、外部電極形成部 13 が露出している。半導体チップ 110 は、接着剤 120 によりダイ付け突起部 12 へ固定されている。半導体チップ 110 の入出力は、導電性ワイヤ 130 を介して外部電極形成部 13 へ接続され、外部電極形成部 13 が半導体装置 100 の下部に露出していることで達成されている。

【効果】樹脂より突出した入出力端子がない、小型半導体装置を製造することが可能である。



【特許請求の範囲】

【請求項1】 導電性板の片面にて半導体チップ搭載領域と当該チップ搭載領域の周囲に配置される外部電極端子形成領域とを残してその周囲に薄肉部を形成するエッチング工程と、

前記半導体チップ搭載領域上に半導体チップを搭載する工程と、

前記半導体チップと前記外部電極端子形成領域とを電氣的に導通させるボンディング工程と、

前記導電性板の半導体チップ搭載面側にて半導体チップおよび外部電極端子を内包する樹脂封止工程と、

前記導電性板の非エッチング面側から当該導電性板の薄肉部相当厚さを研削除去する工程と、からなることを特徴とする半導体装置の製造方法。

【請求項2】 導電性板の片面にて半導体チップ搭載領域の周囲に配置される外部電極端子形成領域を残してその周囲に薄肉部を形成するエッチング工程と、

前記薄肉部としての半導体チップ搭載領域上に半導体チップを搭載する工程と、

前記半導体チップと前記外部電極端子形成領域とを電氣的に導通させるボンディング工程と、

前記導電性板の半導体チップ搭載面側にて半導体チップおよび外部電極端子を内包する樹脂封止工程と、

前記導電性板の非エッチング面側から当該導電性板の薄肉部相当厚さを研削除去する工程と、からなることを特徴とする半導体装置の製造方法。

【請求項3】 請求項1または2に記載の半導体装置の製造方法において、1枚の導電性板状に複数の半導体装置構成要素の領域を設定し、この複数の領域の半導体装置構成要素に対して前記各工程を行なった後に、各半導体装置構成要素単位に分断処理する工程を含むことを特徴とする半導体装置の製造方法。

【請求項4】 請求項1乃至請求項3のいずれか1記載の半導体装置の製造方法であって、

前記薄肉部を形成するエッチング工程は等方性エッチングにより行なうことを特徴とする半導体装置の製造方法。

【請求項5】 請求項1乃至請求項3のいずれか1記載の半導体装置の製造方法であって、

外部電極端子形成領域における前記ボンディング工程にて使われた領域を除く領域にて厚み方向に切断する工程を含むことを特徴とする半導体装置の製造方法。

【請求項6】 請求項2乃至請求項3のいずれか1に記載の半導体装置の製造方法であって、

前記研削除去する工程では導電性板の薄肉部相当厚さを超えて半導体チップ裏面側を一部研削してなることを特徴とする半導体装置の製造方法。

【請求項7】 請求項1乃至請求項3のいずれか1に記載の半導体装置の製造方法であって、

前記研削除去する工程の後に前記外部電極端子として用

いられる部位の露出面に対して導電性メッキを施す工程を有してなることを特徴とする半導体装置の製造方法。

【請求項8】 請求項3に記載の半導体装置の製造方法において、

前記各半導体装置構成要素単位に分断処理する工程では、前記外部電極端子よりも外側にて半導体装置構成要素単位に前記導電性板の厚み方向に分断することを特徴とする半導体装置の製造方法。

【請求項9】 半導体装置構成要素の形成領域内で、導電性材料からなる平板の片面に対し、少なくとも半導体チップ搭載領域の周囲に配置される外部電極端子形成領域を残し、その余の領域の表面層をエッチング除去して薄肉部とし、当該薄肉部により前記外部電極端子形成領域相互が架橋されてなることを特徴とする半導体装置用導電性板。

【請求項10】 半導体装置構成要素の形成領域内で、導電性材料からなる平板の片面に対し、半導体チップ搭載領域と当該チップ搭載領域の周囲に配置される外部電極端子形成領域とを残し、その余の領域の表面層をエッチング除去して薄肉部とし、当該薄肉部により前記半導体チップ搭載領域と当該チップ搭載領域の周囲に配置される前記外部電極端子形成領域とが架橋されてなることを特徴とする半導体装置用導電性板。

【請求項11】 請求項9または10記載の半導体装置用導電性板であって、

前記外部電極端子形成領域及び薄肉部からなる半導体装置構成要素が1枚の平板に複数設けられていることを特徴とする半導体装置用導電性板。

【請求項12】 請求項9乃至請求項11のいずれか1に記載の半導体装置用導電性板であって、

前記半導体装置用導電性板は、銅系材料からなることを特徴とする半導体装置用導電性板。

【請求項13】 請求項9乃至請求項11のいずれか1に記載の半導体装置用導電性板であって、

前記薄肉部を形成するエッチング工程は等方性エッチングにより行なうことを特徴とする半導体装置用導電性板。

【請求項14】 表面に電極を有する半導体チップと、前記半導体チップの周囲にて各々が独立して形成されたと共に、前記半導体チップの前記電極と電氣的に導通が図られるように接続された外部電極端子と、

前記半導体チップの裏面を除く全面並びに前記外部電極端子の前記半導体チップ裏面と同じ側の面を除く全面を覆うように設けられた封止樹脂とを有し、前記半導体チップの載置部または半導体チップ自体の封止樹脂からの露出面と前記外部電極端子の封止樹脂からの露出面が同一平面上に位置するように設定したことを特徴とする半導体装置。

【請求項15】 請求項14に記載の半導体装置であって、

前記外部電極端子の前記半導体チップ裏面と同じ側の面に導電性のめっき層が形成されていることを特徴とする半導体装置。

【請求項16】 請求項14または請求項15のいずれか1に記載の半導体装置であって、

前記外部電極端子は前記半導体チップの全辺に対応して形成されることを特徴とする半導体装置。

【請求項17】 請求項14または請求項15に記載の半導体装置であって、

前記外部電極端子は前記半導体チップの1辺に対応する位置において複数形成されるとともに隣合う外部端子部は千鳥状に形成されてなることを特徴とする半導体装置。

【請求項18】 請求項14または請求項15に記載の半導体装置であって、

前記外部電極端子には半田ボールが一体的に取付けられていることを特徴とする半導体装置。

【請求項19】 半導体チップとボンディングされチップ周辺に独立して配置される外部電極端子の封止樹脂内への埋め込み部側の相当直径を露出側の相当直径より大きくしてなることを特徴とする半導体装置。

【請求項20】 半導体チップとボンディングされチップ周辺に独立して配置される外部電極端子における封止樹脂に接している面は曲率を有する面からなることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体チップを搭載し、樹脂封止して形成される半導体装置の製造方法、この方法に用いる半導体装置用導電性板、および半導体装置に関する。

【0002】

【従来の技術】従来の半導体装置の一例として、図27に示す構造がある。この技術は、半導体装置用導電性板（以下、リードフレームとする。）50上に半導体チップ510を接着剤520を用いて設置し、導電性ワイヤ530を用いて半導体チップ510をリードフレーム50を接続する。次いで、チップ周囲をトランスファーマールドと呼ばれる技術を使い樹脂540で封止し、樹脂540の側端面より突出したリードフレーム50部分をクランク状に折り曲げるにより半導体装置500を製造する。

【0003】

【発明が解決しようとする課題】しかしながら、このような半導体装置は、以下のような課題を有する。

【0004】すなわち、トランスファーマールド技術を用いるために、マールド用の金型やその駆動装置、また、リードフレームを曲げるための金型とその駆動装置が必要であり、非常に大きな設備投資を必要としている。また、リードフレーム50を半導体装置毎に折り曲

げるために、工数が多くかかり、半導体装置が高価になる。また、リードフレーム50が樹脂540より突出していることにより、半導体装置が大きくなり、実装した場合に大きな面積を基板上で必要とし、製品としての小型化が困難である。

【0005】本発明は、このような従来技術の課題を解決するものであり、その目的とするところは、従来に比して大幅に小型、薄型にすることができるようにした半導体装置の製造方法と、これにより製造された小型、薄型の半導体装置、並びにこの半導体装置を製造するのに利用される導電性板を提供するところにある。

【0006】

【課題を解決するための手段】上記目的を達成するために、本発明に係る半導体装置の製造方法は、導電性板の片面にて半導体チップ搭載領域と当該チップ搭載領域の周囲に配置される外部電極端子形成領域とを残してその周囲に薄肉部を形成するエッチング工程と、前記半導体チップ搭載領域上に半導体チップを搭載する工程と、前記半導体チップと前記外部電極端子形成領域とを電気的に導通させるボンディング工程と、前記導電性板の半導体チップ搭載面側にて半導体チップおよび外部電極端子を内包する樹脂封止工程と、前記導電性板の非エッチング面側から当該導電性板の薄肉部相当厚さを研削除去する工程と、から構成した。

【0007】このような方法をとることで、厚肉部となる半導体チップ搭載領域と当該チップ搭載領域の周囲に配置される外部電極端子形成領域を残し、これらの周辺領域をハーフエッチングにより薄肉部として形成した導電性板を用いる。この導電性板のチップ搭載領域としての厚肉部表面に半導体チップが搭載され、その導電性板厚肉部突起箇所の周囲に配置された外部電極端子形成領域の表面と半導体チップのパッド（例えば入出力用）とを導電性ワイヤなどにより接続する。ワイヤボンディングである。導電性板の半導体チップ搭載面側にて半導体チップおよび外部電極端子、並びに導電性ワイヤなどを内包する樹脂等により封止し、その後、樹脂封止されていない面から前記導電性板薄肉部を例えば研削等により除去するのである。その結果、研削面側は、導電性板の外部電極端子の裏面が各々独立して露出するので、その箇所を入出力端子とした半導体装置を得ることができ、小型で薄型の半導体装置を簡便な設備により提供することができる。また、請求項1記載の半導体装置の製造方法によれば、樹脂側端面より突出した入出力端子がない半導体装置を製造することが可能である。

【0008】また、第2の構成に係る半導体装置の製造方法は、導電性板の片面にて半導体チップ搭載領域の周囲に配置される外部電極端子形成領域を残してその周囲に薄肉部を形成するエッチング工程と、前記薄肉部としての半導体チップ搭載領域上に半導体チップを搭載する工程と、前記半導体チップと前記外部電極端子形成領域

とを電氣的に導通させるボンディング工程と、前記導電性板の半導体チップ搭載面側にて半導体チップおよび外部電極端子を内包する樹脂封止工程と、前記導電性板の非エッチング面側から当該導電性板の薄肉部相当厚さを研削除去する工程と、から構成した。

【0009】このような構成では、導電性板をエッチングするのは外部電極端子形成領域を除く表面であり、エッチングによって形成された外部電極端子形成領域の間にチップ搭載領域が薄肉に形成される。チップをこの領域に接着設置することで、外部電極端子形成領域の頂面と半導体チップの表面がほぼ同一となり、ワイヤボンディング後に樹脂封止し、更に導電性板の外部露出面側である非エッチング面側から導電性板の薄肉部相当厚さ以上、特に半導体チップのシリコン基板厚さ部分を薄くする程度まで切削あるいは研削によって取り除く。これにより、薄形半導体装置を製造することができる。すなわち、半導体チップの搭載領域部分の厚み分を更に除くことができるので、より薄形の半導体装置を得ることができるのである。特に樹脂より突出した入出力端子がない小型半導体装置を製造することが可能であるとともに、請求項1記載の半導体装置よりも同一工程ながら更に小型（薄型）半導体装置を製造することが可能となっている。

【0010】更に、本発明は、1枚の導電性板状に複数の半導体装置構成要素の領域を設定し、この複数の領域の半導体装置構成要素に対して前記各工程を行なった後に、各半導体装置構成要素単位に分断処理する工程を含む構成とすることもできる。

【0011】また、上記製造方法において、導電性板に薄肉部を形成するエッチングは等方性エッチングとして行なうことが望ましい。等方性エッチングであるためエッチング領域は奥に進むほどぐれた状態となる。したがって、薄肉部から立設した状態にある非エッチング領域は、表面側に至るにたがって迫り出し、オーバハンク状態となる。このため後工程で樹脂封止が行われるが、樹脂内への埋め込み側の相当直径が大きくなり、これがアンカとして作用するために薄肉部を研削除去して島として残されても樹脂から抜け出ることが防止される。

【0012】他の半導体装置の製造方法として、上述した半導体装置の製造方法であって、外部電極端子形成領域における前記ボンディング工程にて使われた領域を除く領域にて厚み方向に切断する封止樹脂工程を含むことができる。

【0013】このような構成とすることにより、外観が直方体形状となっている半導体装置のコーナ縁辺部分の直交2面に跨ってL字状の直角面外部電極端子が形成される。これにより基板へのハンダ実装に際してハンダフィレットが大きく形成され、実装固定が強化される。また、半導体装置を基板に平面的に実装せずに立設させた

状態での実装が可能となる。基板に対する実装面積が小さくなるので、効率的な実装密度が得られる。

【0014】また、前述した半導体装置の製造方法であって、前記研削除去する工程では導電性板の薄肉部相当厚さを超えて半導体チップ裏面側を一部研削することができる。

【0015】このようにすることで、上記方法に比べて、更に薄型の半導体装置が提供できる。しかも除去するのは半導体チップの回路が形成されていない裏面側なので、回路自体に影響を与えることがない。

【0016】また、前記半導体装置の製造方法であって、前記導電性板の薄肉部を除去する工程の後に前記外部端子として用いられる部位の露出面に対して導電性メッキを施す工程を更に有してなることを特徴とする。

【0017】このようにすることで、露出面の保護（例えば、露出面の酸化を防止すること）や、半導体装置の実装基板への実装時のはんだのぬれ性を向上させることができる。

【0018】また、複数の半導体装置構成要素を同時に製造する方法において、前記半導体装置構成要素に対して前記各工程を行なった後に前記外部電極端子として用いられるランド部よりも外側にて半導体装置構成要素単位に前記導電性板の厚み方向に切断する工程を含む構成とすることができる。

【0019】このような構成をとることで、複数の半導体装置が1つの導電性板から製造できることとなり、量産性に優れる方法である。すなわち、複数の半導体装置の構成要素に対し樹脂封止、研削等の工程を1回の作業で行なうことができるので、処理個数が増大し、半導体装置1個あたりの工数が削減される。

【0020】一方、本発明に用いられる半導体装置用導電性板としては、半導体装置構成要素の形成領域内で、導電性材料からなる平板の片面に対し、少なくとも半導体チップ搭載領域の周囲に配置される外部電極端子形成領域を残し、その余の領域の表面層をエッチング除去して薄肉部とし、当該薄肉部により前記外部電極端子形成領域相互が架橋されたことを特徴とする。

【0021】更に、半導体装置構成要素の形成領域内で、導電性材料からなる平板の片面に対し、半導体チップ搭載領域と当該チップ搭載領域の周囲に配置される外部電極端子形成領域とを残し、その余の領域の表面層をエッチング除去して薄肉部とし、当該薄肉部により前記半導体チップ搭載領域と当該チップ搭載領域の周囲に配置される前記外部電極端子形成領域とが架橋されたものを用いる。アンカ作用で埋め込まれた外部電極端子が封止樹脂から抜け出ることがなくなるのである。また、封止樹脂に接している面に与えられた曲率面が存在するため、これが抜け止め作用をなす。これらは外部電極端子を形成するために行われる導電性板のエッチング処理を等方性エッチングによって行なうことで実現できる。

【0022】これらの半導体装置用導電性板であって、前記外部電極端子形成領域及び薄肉部からなる半導体装置構成要素が1枚の平板に複数設けられていることを特徴とするまた、前記半導体装置用導電性板は、銅系材料からなることを特徴とする。高放熱性を考慮すると銅系材料を利用することが好ましい。また、半導体チップとの熱膨張率の差を考慮した場合には、鉄-ニッケル系合金を使用してもよい。更に、前記薄肉部を形成するエッチング工程は等方性のエッチングにより行なうことが望ましい。

【0023】本発明に係る半導体装置は、表面に電極を有する半導体チップと、前記半導体チップの周囲にて各々が独立して形成されると共に、前記半導体チップの前記電極と電気的に導通が図られるように接続された外部電極端子と、前記半導体チップの裏面を除く全面並びに前記外部電極端子の前記半導体チップ裏面と同じ側の面を除く全面を覆うように設けられた封止樹脂とを有し、前記半導体チップの載置部または半導体チップ自体の封止樹脂からの露出面と前記外部電極端子の封止樹脂からの露出面が同一平面上に位置するように設定したことを特徴とする。なお、この構成において、外部電極端子が半導体チップの周囲に独立して形成されているとあるが、これは半導体チップおよびお互いの外部電極端子同士とが所定の距離を隔てて島状に配置されていることを意味している。

【0024】この構成では、製品形態では外部電極端子は封止樹脂面から突出しておらず、実装高さを小さくすることができる。

【0025】また、上述の各半導体装置において、前記外部電極端子部の前記半導体チップ裏面と同じ側の面に導電性のめっき層が形成されていることを特徴とする。

【0026】このようにすることで、外部端子部の露出面の保護がなされることになる。

【0027】また、前記半導体装置において、外部電極端子部は前記半導体チップの全辺に対応して形成されることを特徴とする。このようにすれば、半導体装置の高集積化が図られる。

【0028】または、前記半導体装置において、外部電極端子部は前記半導体チップの1辺に対応する位置において複数列形成されるとともに隣り合う外部端子部は千鳥状に形成されてなることを特徴とする。このようにすれば、高集積化が図られた上に、隣り合う外部端子間の距離を1列に並べた場合に比して得ることができ、実装基板との接続信頼性を充分に得ることができる。

【0029】半導体装置の外部電極端子には半田ボールを予め一体的に取りつけるようにすれば実装が極めて簡単に行なえる。

【0030】更に、本発明は、半導体チップとボンディングされチップ周辺に独立して配置される外部電極端子の封止樹脂内への埋め込み部側の相当直径を露出側の相

当直径より大きくした構成とすることができる。半導体チップとボンディングされチップ周辺に独立して配置される外部電極端子における封止樹脂に接している面は曲率を有する面からなるように構成してもよい。このような半導体装置では、当初導電性板と一体的になって薄肉部を連結材としてチップ搭載領域に接続されていたが、研削により独立した島としてチップ周辺部にて封止樹脂内に埋め込まれつつ、先端面のみを外表面に露出して外部電極面となる。このとき、埋め込み電極の埋め込み側の相当直径が大きく、露出側の相当直径が小さいため、

【0031】

【発明の実施の形態】以下に、本発明に係る半導体装置の製造方法、半導体装置用導電性板および半導体装置の具体的実施の形態を図面を参照して詳細に説明する。

【0032】図1および図2は、本発明の第1の実施形態に係る半導体装置の断面図および底面図である。図示のように、本発明に係る半導体装置は、半導体チップの電極と外部電極端子部とを電気的導通を図って樹脂封止された半導体装置において、前記半導体チップの平面に沿った封止樹脂外表面部に前記外部電極端子を同一平面となるように露出形成させてなることを特徴としている。すなわち、第1実施形態に係る半導体装置100内部に半導体チップ110を持ち、樹脂150により封止され、全体として外觀が直方体形状に形成されている。直方体の封止樹脂150における下面中央には、銅板からなるダイ付け突起部12の底面が露まれ、またその一対の縁辺に沿って複数の外部電極端子13が底面の端面を露出させて配列している。これらのダイ付け突起部12と外部電極端子13の端面と、封止樹脂150の底面とは一平面をなしている。半導体チップ110は、接着剤120によりダイ付け突起部12の上面へ固定されている。半導体チップ110の入出力は、導電性ワイヤ130を介して外部電極端子13の上面へ接続され、ワイヤボンディング側を封止樹脂150により封止して構成され、前記外部電極端子13が半導体装置100の下部に露出させていることで入出力をなすようにしている。

【0033】このような第1実施形態に係る半導体装置100の製造方法を図3の工程フローチャートを参照して説明する。まず、図3(1)に示しているように、銅平板からなる半導体装置用導電性板(以下、単に導電性板とする。)10を用意する。この導電性板10の片面を等方性エッチング処理して、半導体チップ110の搭載領域Cと、これに隣接して配置される外部電極端子形成領域Tを残して、図3(2)に示すように、それらの周囲に薄肉部11を形成するようにしている。薄肉部11は導電性板10の肉厚の半分程度にすればよい。図4は断面図、図5は導電性板10を上部よりみた平面図であり、本発明の導電性板の第1実施例を示すものである。エッチング処理は等方性エッチングであるため、図

4に部分的に拡大して示したように、マスク面側からエッチング深さ方向に至るにしたがってエッチング領域が拡大し、その結果、非エッチング領域は高さ方向において、マスク面側の相当直径Dが基部の相当直径dより大きくなって、オーバハング状態に形成される。外部電極端子領域Tは、後述するように薄肉部を研削して除去することで封止樹脂内に残留するので、埋め込み側が大径となり、露出側が小径となる。したがってアンカ作用を発揮させることができ、封止樹脂から外部電極端子が抜け出ることが防止される。

【0034】導電性板10は、もとは均一な厚みをもつ導電性板であり、腐食加工などを施し板状の一部の厚みを薄くすることにより、チップ搭載領域Cおよび外部電極端子形成領域Tを厚肉部であるランド部とし、その周囲に薄肉部11が存在している。この導電性板10の厚肉部となる中央のランド部はダイ付け突起形成部121となっており、半導体チップを搭載するものであり、別の厚肉部のランド部として隣接配置している外部電極形成部131の上面は、半導体チップの入出力部パッドから導電性ワイヤなどで接続される部分となる。外部電極形成部131は、単数あるいは複数個、ダイ付け突起形成部121の周辺に配置させられる。各突起であるダイ付け突起形成部121、外部電極形成部131は、独立した突起になるよう薄肉部11より高くしてある。また、ダイ付け突起形成部121、外部電極形成部131の一部あるいは全部の上面には、導電性めっき等の処理を施す場合がある。これを図3(3)に示している。

【0035】次に図3(4)および図6の断面図に示すように、導電性板10のダイ付け突起形成部121の上に半導体チップ110を接着剤120などを用いて搭載し、半導体チップ110の入出力パッドと導電性板10における外部電極形成部131の上部平坦部を導電性ワイヤ130を用いて接続する(図3(5)参照)。ボンディング処理した半導体装置の平面図は、図7である。

【0036】その後、図3(6)および図8に示すように、導電性板10の上の突起が存在する面において、すなわち半導体チップ110搭載面のダイ付け突起形成部121、外部電極形成部131、半導体チップ110、導電性ワイヤ130が配置される部分で、これらの全てを覆うように、樹脂150にて封止する。封止したのち、導電性板10の樹脂封止されていない面すなわち非エッチング面側から、薄肉部11の相当厚さの分だけ、導電性板10が露出している面より研削(あるいはカッティング)する。その際の研削は、薄肉部11が完全になくなるまで行う。すなわち、ダイ付け突起部12と外部電極部13が電気的に完全に独立するような位置である、図3(7)および図8中の研削面160に示す位置まで研削する。

【0037】これらの工程を経ることによって得られた半導体装置が、図1の半導体装置100である。この時

の半導体装置100の裏面、すなわち実装される面の構造は、図2に示すものになる。導電性板10に形成されていたダイ付け突起部12と外部電極端子13がそれぞれ独立した状態で半導体装置表面に露出しており、半導体装置100の入出力部となる。

【0038】この露出面であるダイ付け突起部12の露出面と外部電極端子13の露出面に、図3(8)に示すように、導電性めっきを施し、露出面の酸化防止、実装時のはんだのぬれ性の向上を考慮する場合もある。

【0039】次に、本発明に係る第2の実施形態の半導体装置を図9および図10に示す。この図9および図10は、半導体装置の断面図および底面図である。第2の実施形態に係る半導体装置は、封止樹脂中に埋め込まれた半導体チップと埋め込み外部電極形成部とがほぼ同一厚さ(高さ)を有する構造とされ、特に半導体チップは活性側とは反対面のシリコン基板側が研削されて薄肉化されている点に特徴があり、半導体装置としての厚さが大幅に小さく形成されている。すなわち、半導体装置200は、内部に半導体チップ210を持ち、樹脂240により封止されており、全体として外観が直方体形状に形成されている。直方体の封止樹脂240における下面中央には半導体チップ210の裏面、外部電極形成部23の底面端子面が露出している。半導体チップ210の入出力は、導電性ワイヤ230を介して外部電極形成部23の上面へ接続され、外部電極形成部23が半導体装置200の下部に露出していることで達成されている。

【0040】この構造を得るための製造工程を図11に示す。まず、同図(1)に示すように、銅平板からなる半導体装置用導電性板(以下、単に導電性板とする。)20を用意する。導電性板20は、もとは均一な厚みをもつ導電性板であり、腐食加工などを施し板状の一部の厚みを薄くすることにより厚肉部と薄肉部が存在している。第1実施形態がチップ搭載領域Cと外部電極端子形成領域Tとをランド部として残し、他の領域を薄肉部としてエッチング処理するようにしているが、この第2実施形態は、チップ搭載領域Cも薄肉部としてエッチングする部位とした点が第1実施形態と異なる。すなわち、導電性板20は半導体チップ搭載領域Cの周囲に配置される外部電極端子形成領域Tのみをランド部として残し、図11(2)に示しているように、その周囲にエッチング除去された薄肉部21を形成し、この薄肉部は非エッチング面側の研削により前記外部電極端子形成領域Tの相互間を分離可能な深さに設定したのである。図12はエッチング処理した導電性板20の断面図、図13は上部よりみた平面図である。

【0041】この導電性板20では、半導体チップを搭載する部分を薄肉部21としている。図12、図13で示すダイ付け部22の位置に半導体チップを搭載する(以下、ダイ付け部22とする。)。また、ダイ付け部22は、薄肉部21の表面の一部である。厚肉部突起箇

所である外部電極形成部231は、半導体チップの入出力部から導電性ワイヤ230などで接続される部分となる。外部電極形成部23は、単数あるいは複数個、ダイ付け部22の周辺に配置させられる。外部電極形成部231は、独立した突起になるように薄肉部21より厚くしてある。また、ダイ付け部22、外部電極形成部231の一部あるいは全部の上面には、ボンディングの際の接合性の向上の為に、図11(3)に示しているように、導電性めっきを施す場合がある。

【0042】次に図11(4)および図14の断面図に示すように、導電性板20のダイ付け部22の上に半導体チップ210を接着剤220などを用いて搭載し、半導体チップ210の入出力パッドと導電性板20の外部電極形成部23の上部平坦部を導電性ワイヤ230を用い接続する(図11(5)参照)。ボンディング処理した半導体装置の平面図は、図15である。

【0043】その後、図11(6)および図16に示すように導電性板20の上の突起が存在する面、すなわち半導体チップ210の搭載面のダイ付け部22、外部電極形成部23、半導体チップ210、導電性ワイヤ230の全てを覆うように、樹脂240にて封止する。封止したのち、導電性板20を薄肉部21側、すなわち樹脂封止されていない面すなわち非エッチング面側から、導電性板20が露出している面より研削(あるいはカッティング)する。その際の研削は、薄肉部21が完全になくなるまで行う。すなわち、外部電極形成部23が電気的に完全に独立する研削面250に示す位置まで研削する。この場合、半導体チップ210の底面は、外部電極形成部23の上面より下方の位置にある為に、研削面250まで研削する際には、半導体チップ210の下面の一部は研削されることになる(図11(7)参照)。

【0044】これらの工程を経ることによって得られた半導体装置が、図9、図10の半導体装置200である。この時の半導体装置200の裏面、すなわち実装される面の構造は、図10に示すものになる。導電性板20に形成されていた外部電極形成部23がそれぞれ独立した状態で半導体装置表面に露出しており、本半導体装置200の入出力部となる。それと同時に、搭載されている半導体チップ210の底面が露出した状態となる。

【0045】この露出面である外部電極形成部23に導電性めっきを施し、露出面の酸化防止、実装時のはんだのぬれ性の向上を考慮する場合もある。

【0046】また、導電性板は、図5あるいは図13に示すように、1枚に1つの半導体チップを搭載することを限定しない。すなわち、図17に示すように、1枚の導電性板30上に、ダイ付け突起部あるいはダイ付け形成部31と外部電極形成部32からなる半導体装置構成要素パターン33を列状あるいは格子状に複数配置することも可能である。

【0047】この場合、導電性板30上を樹脂封止し、

裏面からの研削を行った後に、切断線35より切り離す必要がある。しかし、樹脂封止、裏面の研削等を一括して行うことが可能であり、大幅な工数の削減が可能である。

【0048】また全体を通じて、外部電極端子部は半導体チップの1辺に対応する位置において、複数列に形成されるとともに隣り合う外部端子部は千鳥状になるように配置形成されてもよい。この構成例を図18～図20の模式説明図に示す。図18および図19はダイ付け部41の側縁部に沿って外部電極端子42を単純に2列並べた例である。半導体チップの電極パッドと各外部電極端子42とはJワイヤボンディングの手法を一部に採用することにより外縁部端子との導通を確保できる。また、図20(1)に示すように、外部電極端子42の配列を千鳥配列とすれば特別な手法を用いることなく簡単にボンディングできる。更に同図(2)では、ダイ付け部41の全周の各辺に沿って外部電極端子42を配列したものである。これらの例では、より高集積化したパッケージ製品が得られる。

【0049】図21には変形例として外部電極端子42に対してハンダボール44をマウントした例を示している。実施形態の半導体装置では外部電極端子は封止樹脂の平面と同一平面上に形成される。このため、基板側への実装に際して面合わせにより端子整合を図らなければならないが、ハンダボール44が突起状態でマウントされるため、基板端子との位置合わせが容易になり、実装作業を簡便化できる。

【0050】次に、図22～図23には第3実施形態に係る半導体装置の製造方法とこれにより得られる半導体装置の外観を示している。この実施形態は、半導体チップの電極と外部電極端子部とを電気的導通を図って樹脂封止された半導体装置において、封止樹脂のコーナ外面部に前記外部電極端子をL字状に露出形成させた構成の半導体装置を得るためのもので、第1および第2実施形態の製造方法を利用し、特に厚み方向の切断箇所を選択することにより実装上の効果が高い形態の半導体装置を得ることができる。

【0051】この第3実施形態に係る半導体装置の製造方法を図22を参照して説明する。これは複数の半導体装置を複数同時に製造するためのもので、複数の装置構成要素を形成できるような平面積を有する銅板製導電性板60を準備する。この導電性板60には装置構成要素単位ごとに半導体チップ搭載領域Cの周囲に配置される外部電極端子形成領域Tのみをランド部として残し、図22(2)に示しているように、その周囲にエッチング除去された薄肉部61を形成し、この薄肉部61は非エッチング面側の研削により前記外部電極端子形成領域Tの相互間を分離可能な深さに設定し、ランド部は隣接する装置構成要素の外部電極端子形成部と共用するようにしている。

【0052】この導電性板60では、半導体チップ610を搭載する部分を薄肉部61とし、外部電極端子形成部631で囲まれるダイ付け部62の位置に半導体チップを搭載する。また、ダイ付け部62は、薄肉部61の表面の一部である。厚肉部突起箇所である外部電極端子形成部631は、半導体チップの入出力部から導電性ワイヤ630などで接続される部分となる。外部電極端子形成部631は、独立した突起になるように薄肉部61より厚くしてあるとともに、隣接する装置構成要素と共用するようにしているため、幅寸法は隣接するチップからのくるボンディングワイヤ630をそれぞれ溶着できるスペースを確保できるように設定する。また、ダイ付け部62、外部電極形成部631の一部あるいは全部の上面には、ボンディングの際の接合性の向上の為に、図22(3)に示しているように、導電性めっきを施す場合がある。

【0053】次に図22(4)の断面図に示すように、導電性板60のダイ付け部62の上に半導体チップ610を接着剤620などを用いて搭載し、半導体チップ610の入出力パッドと導電性板60の外部電極形成部631の上部平坦部を導電性ワイヤ630を用い接続する(図22(5)参照)。

【0054】その後、図22(6)に示すように導電性板60の上の突起が存在する面、すなわち半導体チップ610の搭載面のダイ付け部62、外部電極形成部631、半導体チップ610、導電性ワイヤ630の全てを覆うように、樹脂640にて封止する。封止したのち、導電性板60を薄肉部61側、すなわち樹脂封止されていない面すなわち非エッチング面側から、導電性板60が露出している面より研削(あるいはカッティング)する。その際の研削は、薄肉部61が完全になくなるまで行う。すなわち、外部電極端子63が電氣的に完全に独立する研削面650に示す位置まで研削する。この場合、半導体チップ610の底面は、外部電極形成部63の上面より下方の位置にある為に、研削面650まで研削する際には、半導体チップ610の下面の一部は研削されることになる(図22(7)参照)。

【0055】ところで、図22(7)から明らかなように、この実施例では複数の装置要素単位が同時に形成されるため、これらを分離するための厚み方向の分断位置を外部電極端子形成部631を中央から分断するように分断線660が設定されている。これにより、各半導体装置600のコーナ部分に図23に示すようなL字形の外部電極端子63が形成される。図示のように、実施形態では、L字形外部電極端子63は、エッチング深さにもよるが、直方体のパッケージにおける長辺に沿った側端面側で長く、パッケージ裏面に露出した面が短くなるように設定されている。

【0056】図24に第4実施形態を示す。これは外部電極端子形成部731を片側だけに片寄せて配置し、こ

れにワイヤボンディングして樹脂封止させ、厚み方向に沿って装置単位間を分離する分断線を外部電極端子形成部731を分割するような位置に設定したものである。もちろん導電板の薄肉部を除去する工程が含まれる。この実施形態はワイヤボンディングを半導体チップ710の片側に配置されている電極形成部731のみを対象としている点が第3実施形態と異なる。したがって、製造された半導体装置700は図25に示すように、パッケージの片側側縁にのみ外部電極端子73が配置形成される。このようにして製造された半導体装置700は、図26に示すように、パッケージを立設して基板実装することができ、基板への実装面積を小さくすることができる利点がある。また、図23に示したパッケージも同様であるが、図26に示しているようにコーナL型電極はハンダ溶着した場合の溶着面積が大きい為、フィレットが確実に形成されて安定した実装を行なえる。

【0057】

【発明の効果】以上説明したように、本発明は、予め銅板などからなる導電板に、少なくとも外部電極端子形成部に相当する部分(あるいは半導体チップ搭載領域)を残してその他をエッチングし、薄肉部を形成すると共に、残されたランドを利用してチップ搭載や電極端子形成部とチップとのボンディング処理と樹脂封止などを行ない、その後に前記導電板の薄肉部を完全に除去して外部電極端子をチップ搭載部と分離配置するようにしたので、この種の半導体装置のパッケージサイズを大幅に小さく、薄型化することができ、小型で薄型の半導体装置を簡便な方法と設備により製造することができる。

【図面の簡単な説明】

【図1】 半導体装置の第1実施形態の断面図である。

【図2】 図1の底面図である。

【図3】 第1の実施形態に係る半導体装置製造方法を示すフローチャートである。

【図4】 半導体装置用導電性板の第1実施形態の断面図である。

【図5】 図4の平面図である。

【図6】 第1実施形態に係る半導体装置製造方法におけるワイヤボンディング工程後の半導体装置の断面図である。

【図7】 図6の同平面図である。

【図8】 第1実施形態に係る半導体装置製造方法における樹脂封止工程後の半導体装置の断面図である。

【図9】 半導体装置の第2実施形態の断面図である。

【図10】 図9の底面図である。

【図11】 第2の実施形態に係る半導体装置製造方法を示すフローチャートである。

【図12】 半導体装置用導電性板の第2実施形態の断面図である。

【図13】 図12の平面図である。

【図14】 第2実施形態に係る半導体装置製造方法に

おけるワイヤボンディング工程後の半導体装置の断面図である。

【図15】 図14の平面図である。

【図16】 第2実施形態に係る半導体装置製造方法における樹脂封止工程後の半導体装置の断面図である。

【図17】 半導体装置用導電性板の他の実施形態を示す平面図である。

【図18】 外部電極端子を複数列設けた場合の変形実施形態の平面説明図である。

【図19】 図17の断面図である。

【図20】 外部電極端子を千鳥配置した例と、チップ全辺に互って配列した例の平面説明図である。

【図21】 ハンダボールを外部電極端子に形成した例の半導体装置の断面図である。

【図22】 第3の実施形態に係る半導体装置製造方法を示すフローチャートである。

【図23】 第3の実施形態に係る半導体装置製造方法により製造された半導体装置の平面斜視図と底面斜視図である。

【図24】 第4の実施形態に係る半導体製造方法の要部を示す工程の断面図である。

【図25】 第4の実施形態に係る半導体製造方法により製造された半導体装置の平面斜視図と底面斜視図である。

【図26】 同半導体装置の実装形態の説明図である。

【図27】 従来の半導体装置の断面図である。

【符号の説明】

10 導電性板

11 薄肉部

12 ダイ付け突起部

13 外部電極部

100 半導体装置

110 半導体チップ

120 接着剤

121 ダイ付け突起形成部

130 導電性ワイヤ

131 外部電極形成部

150 封止樹脂

160 研削面

20 導電性板

21 薄肉部

22 ダイ付け部

231 外部電極形成部

200 半導体装置

210 半導体チップ

220 接着剤

230 導電性ワイヤ

240 封止樹脂

250 研削面

30 導電性板

311 半導体チップ搭載部

321 外部電極形成部

35 切断線

41 ダイ付け部

42 外部電極端子

44 ハンダボール

50 リードフレーム

500 半導体装置

510 半導体チップ

520 接着剤

530 導電性ワイヤ

540 樹脂

60 導伝版

61 薄肉部

63 外部電極端子部

600 半導体装置

610 半導体チップ

620 接着剤

630 導電性ワイヤ

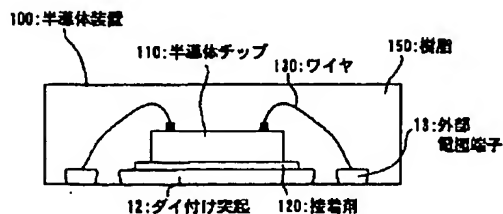
631 外部電極端子形成部

640 樹脂

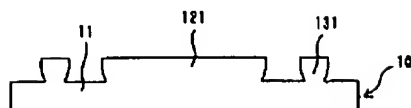
650 研削面

660 分断線

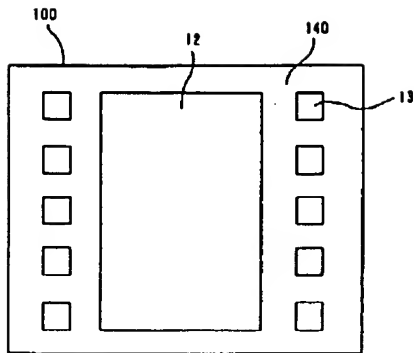
【図1】



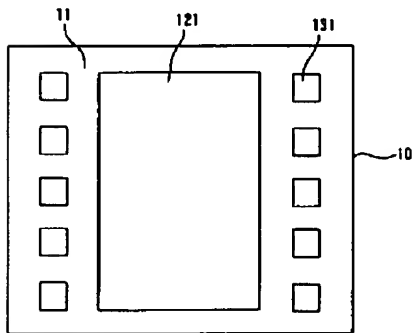
【図4】



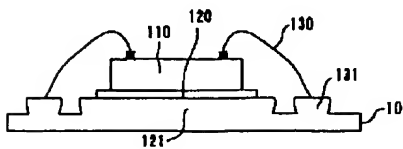
【図2】



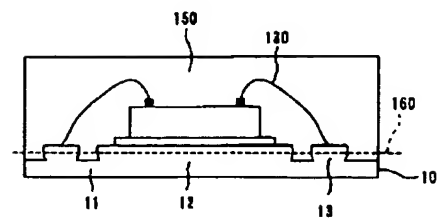
【図5】



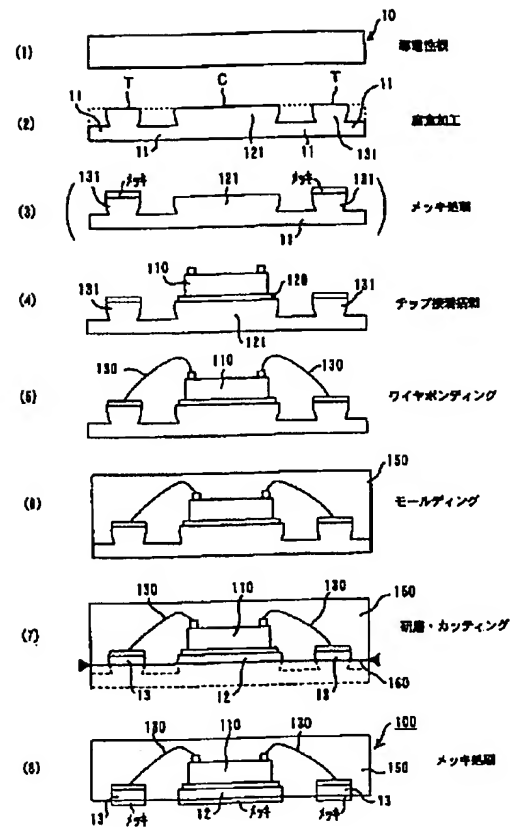
【図6】



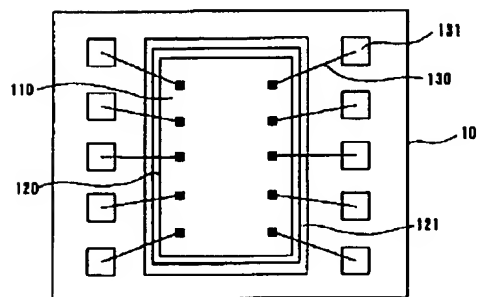
【図8】



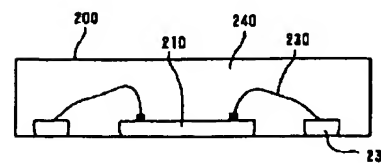
【図3】



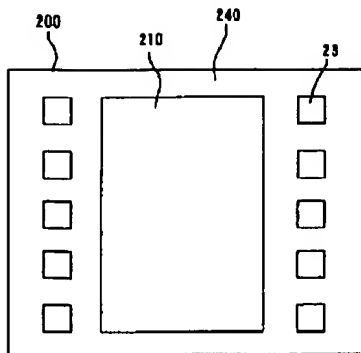
【図7】



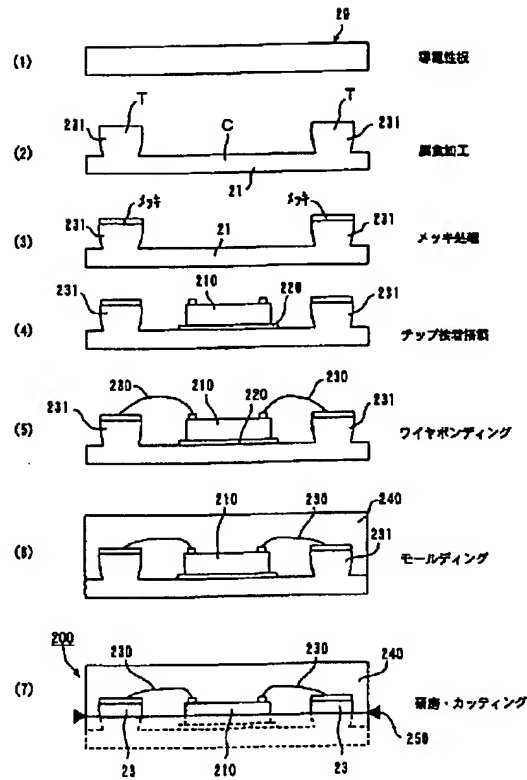
【図9】



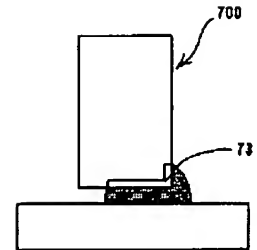
【図10】



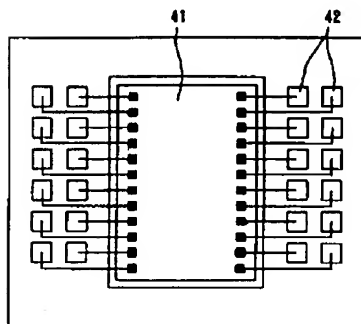
【図11】



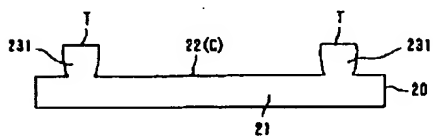
【図26】



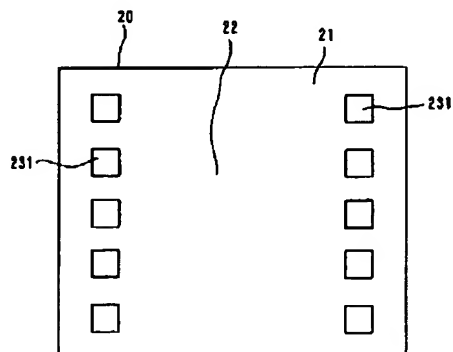
【図18】



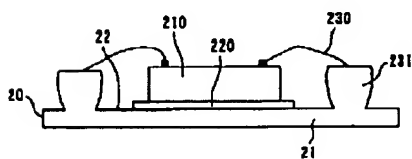
【図12】



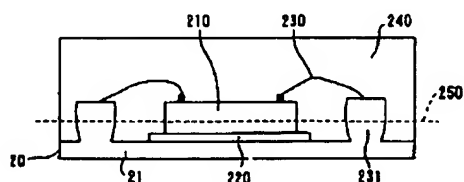
【図13】



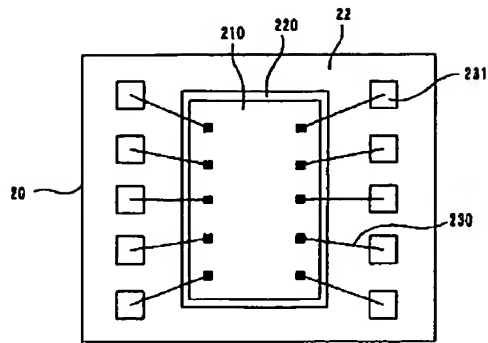
【図14】



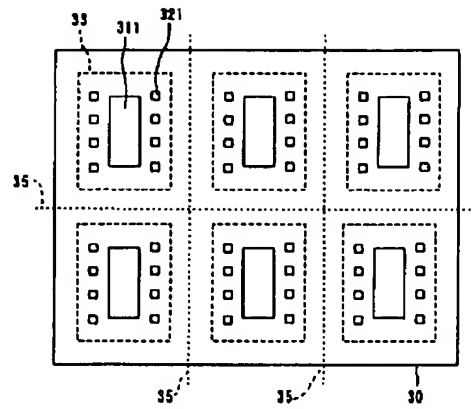
【図16】



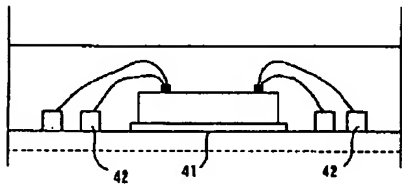
【図15】



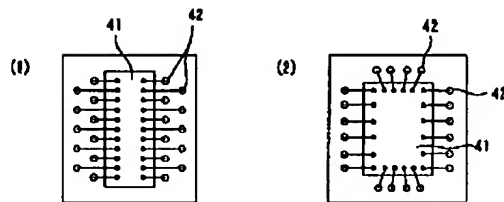
【図17】



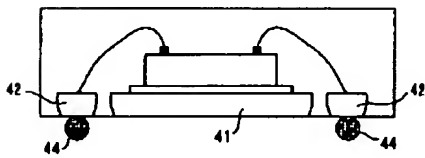
【図19】



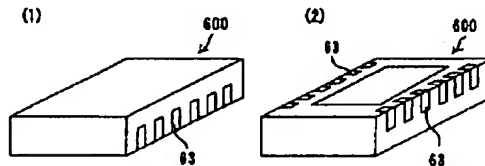
【図20】



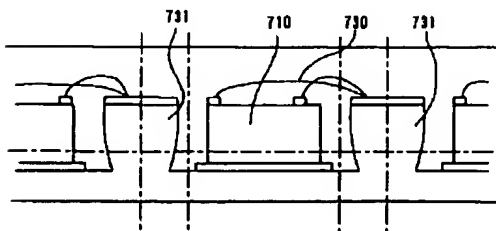
【図21】



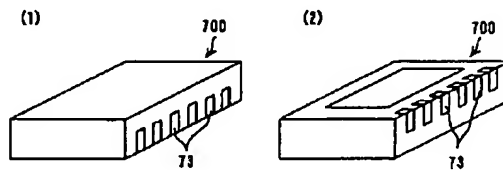
【図23】



【図24】



【図25】



【図27】

